



PATENT ABSTRACTS OF JAPAN

(11) Publication number: 2001094206 A

(43) Date of publication of application: 06.04.01

(51) Int. Cl

H01S 5/16

(21) Application number: 11267739

(71) Applicant: TOSHIBA CORP

(22) Date of filing: 21.09.99

(72) Inventor: YUGE SHOZO

(54) SEMICONDUCTOR LASER AND ITS
MANUFACTURING METHOD

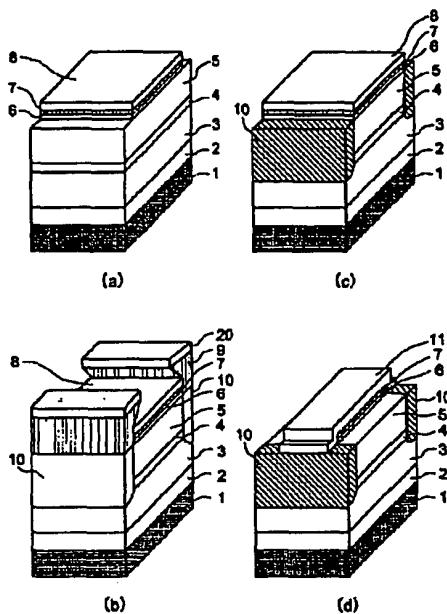
realized.

COPYRIGHT: (C)2001,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To provide an edge non-injecting type window-structure semiconductor laser in which the diffusion of Zn from a p-type clad layer to an active layer can be suppressed, and a method for manufacturing the laser.

SOLUTION: Since it becomes possible to form a window area at a lower temperature than the conventional example by utilizing a 'blocking effect' and an 'extruding effect' by laminating a semiconductor layer doped with Si, etc., on another semiconductor layer containing an impurity for forming a window structure, the diffusion and intrusion of an impurity from a p-type clad layer to an active layer can be prevented. In addition, when a semiconductor laser is formed by leaving the semiconductor layer containing the impurity for forming window structure and the semiconductor layer doped with Si, etc., as they are, a reliable current non-injecting effect can be obtained in addition to the above-mentioned effect. Consequently, a high-output high-performance semiconductor laser, in which the occurrence of COD is significantly suppressed, can be



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-94206

(P2001-94206A)

(43)公開日 平成13年4月6日(2001.4.6)

(51)Int.Cl.
H01S 5/16

識別記号

F I
H01S 5/16

テマコト[®](参考)
5F073

審査請求 未請求 請求項の数11 OL (全 13 頁)

(21)出願番号

特願平11-287739

(22)出願日

平成11年9月21日(1999.9.21)

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 弓削省三

福岡県北九州市小倉北区下到津1-10-1
株式会社東芝北九州工場内

(74)代理人 100064285

弁理士 佐藤一雄 (外3名)

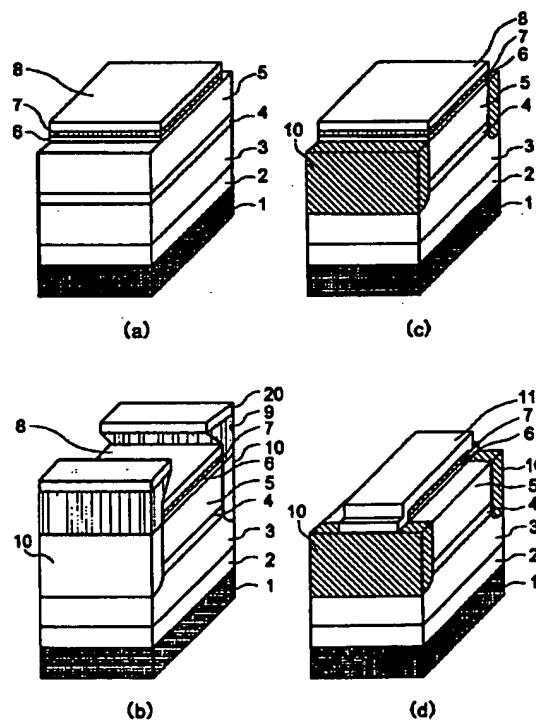
Fターム(参考) 5F073 AA13 AA73 AA74 AA87 BA06
DA13 DA16 EA23 EA28

(54)【発明の名称】 半導体レーザ及びその製造方法

(57)【要約】

【課題】 p型クラッド層から活性層へのZn拡散を抑制することができる端面非注入型の窓構造半導体レーザ及びその製造方法を提供することを目的とする。

【解決手段】 窓構造を形成するための不純物を含有した半導体層の上にSiなどをドープした半導体層を積層することにより、「ブロック効果」と「押し出し効果」とを利用して、従来よりも低温で窓領域を形成することが可能となり、p型クラッド層から活性層への不純物の拡散・侵入を防ぐことができる。また、窓領域を形成するための不純物を含有する半導体層とその上に積層させたSiなどをドープした半導体層とをそのまま残して半導体レーザを形成することにより、上述した効果に加えて、確実な電流非注入効果も得ることができる。その結果として、CODの発生を大幅に抑制した高出力高性能の半導体レーザを実現することができる。



(2)

1
【特許請求の範囲】

【請求項1】端面からレーザ光を放出する半導体レーザであって、前記端面の前記レーザ光を放出する活性層部分に第1導電型の不純物が選択的に導入されてなる窓領域と、前記窓領域に隣接して前記端面付近のみに選択的に設けられ前記第1導電型の不純物を含有する第1の半導体層と、

前記第1の半導体層に隣接して前記窓領域とは反対側において前記端面付近のみに選択的に設けられ第2導電型の不純物を含有する第2の半導体層と、を備えたことを特徴とする半導体レーザ。

【請求項2】端面のレーザ光を放出する部分に第1導電型の不純物が選択的に導入されてなる窓領域を備えた半導体レーザであって、

活性層を含んだ積層構造体の端面となるべき部分の上に、前記第1導電型の不純物を含有する第1の半導体層を選択的に積層させ、前記第1の半導体層の上に第2導電型の不純物を含有する第2の半導体層を選択的に積層させ、前記第1の半導体層から前記第1導電型の不純物を前記端面付近の前記活性層の周囲に導入させることによって前記窓領域を形成したことを特徴とする半導体レーザ。

【請求項3】窓構造の半導体レーザであって、

第2導電型のクラッド層と、前記第2導電型のクラッド層の上に設けられた活性層と、

前記活性層の上に設けられた第1導電型のクラッド層と、

端面の近傍のみにおいて前記第1導電型のクラッド層の上に選択的に設けられ第1導電型の不純物を含有する第1の半導体層と、前記第1の半導体層の上に選択的に設けられ第2導電型の不純物を含有する第2の半導体層と、

前記第1の半導体層から前記第1導電型の不純物を前記端面付近の前記活性層の周囲に拡散させることによって形成した窓領域と、を備えたことを特徴とする半導体レーザ。

【請求項4】前記第1導電型の不純物は、Zn(亜鉛)、Be(ベリリウム)、Mg(マグネシウム)、Cd(カドミウム)及びHg(水銀)の少なくともいずれかを含み、

前記第2導電型の不純物は、Si(シリコン)、Sn(すず)、C(炭素)、Ge(ゲルマニウム)及びTe(テルル)の少なくともいずれかを含むことを特徴とする請求項1～3のいずれか1つに記載の半導体レーザ。

【請求項5】前記活性層は、InGaAlP系化合物半導体の積層構造を有し、

前記第1の半導体層は、GaAs、InGaAlP、AlGaAs、InGaAs、ZnSSe、ZnSe及びZnSよりなる群から選択されたいずれかからなり、

2
ZnSよりなる群から選択されたいずれかからなり、前記第2の半導体層は、GaAs、InGaAlP、AlGaAs、InGaAs、ZnSSe、ZnSe及びZnSよりなる群から選択されたいずれかからなることを特徴とする請求項1～4のいずれか1つに記載の半導体レーザ。

【請求項6】活性層を含む端面に選択的に不純物を導入し、前記活性層の端面における平均的なバンドギャップエネルギーが端面を除く活性層の平均的なバンドギャップエネルギーより大きくなる窓領域を有する半導体レーザ装置の製造方法であって、

p型クラッド層と活性層とn型クラッド層とからなる積層体を第1の成長温度において成長する工程と、第1導電型の不純物を含有する第1の半導体層と、第2導電型の不純物を含有する第2の半導体層とを第2の成長温度において堆積する工程と、第3の温度においてアニール処理することにより前記第1の半導体層に含有される前記第1導電型の不純物を前記活性層付近に拡散させて前記窓領域を形成する工程と、

を備えたことを特徴とする半導体レーザの製造方法。

【請求項7】前記第2の成長温度は、前記第1の成長温度よりも低いことを特徴とする請求項6記載の半導体レーザの製造方法。

【請求項8】前記第3の温度は、前記第2の成長温度と同一またはそれより低いことを特徴とする請求項6または7に記載の半導体レーザの製造方法。

【請求項9】前記窓領域を形成する前記工程の後に、前記第1の半導体層と前記第2の半導体層を除去する工程をさらに備えたことを特徴とする請求項6～8のいずれか1つに記載の半導体レーザの製造方法。

【請求項10】前記第1導電型の不純物は、Zn(亜鉛)、Be(ベリリウム)、Mg(マグネシウム)、Cd(カドミウム)及びHg(水銀)の少なくともいずれかを含み、

前記第2導電型の不純物は、Si(シリコン)、Sn(すず)、C(炭素)、Ge(ゲルマニウム)及びTe(テルル)の少なくともいずれかを含むことを特徴とする請求項6～9のいずれか1つに記載の半導体レーザの製造方法。

【請求項11】前記活性層は、InGaAlP系化合物半導体の積層構造を有し、

前記第1の半導体層は、GaAs、InGaAlP、AlGaAs、InGaAs、ZnSSe、ZnSe及びZnSよりなる群から選択されたいずれかからなり、

前記第2の半導体層は、GaAs、InGaAlP、AlGaAs、InGaAs、ZnSSe、ZnSe及びZnSよりなる群から選択されたいずれかからなることを特徴とする請求項6～10のいずれか1つに記載の半導体レーザの製造方法。

(3)

3

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体レーザ及びその製造方法に関する。より詳細には、本発明は、高出力動作をする半導体レーザ、特に光ディスクや光磁気ディスクなどの光情報処理機器の光源として用いられる可視光光源に適用して好適な半導体レーザ及びその製造方法に関する。

【0002】

【従来の技術】近年、MO (Magnetic-Optical) ディスクやDVD (Digital-Versatile-DISK) などの光ディスクなどの書き込み用光源として、30mW以上の光出力の可視光半導体レーザが要求されている。このような高出力の半導体レーザでは、レーザ光の出射面での光出力密度が上がることにより、半導体結晶が熔融し欠陥が増殖する光学損傷 (Catastrophic Optical Damage (COD)) が起こり易い。

【0003】CODは、半導体レーザの出射端面でレーザ光が吸収されてキャリアが生成され、このキャリアが再結合する際に発熱を起こすというサイクルが促進されるために発生する。したがって、半導体レーザの端面にレーザ光のエネルギーよりもバンドギャップエネルギーが大きい半導体層を形成すれば、レーザ光に対して出射端面部は透明になり、出射端面での光吸収は起こらなくなるのでCODの発生を防ぐことができる。このようなレーザは「窓構造」と呼ばれ、高出力半導体レーザを作製する場合に必要な構造である。

【0004】図9～図11は、従来の窓構造の半導体レーザの製造方法を表す要部工程斜視図である。

【0005】まず、図9 (a) に示すように、有機金属化学気相成長 (Metal-Organic Chemical Vapor Deposition : MOCVD) 法により、例えば、成長温度 $T_g = 710^{\circ}\text{C}$ で、n型GaAs (n型GaAs) 基板101上にSi (シリコン) をドーピングした $0.5\text{ }\mu\text{m}$ のn型GaAsバッファ層102、層厚 $1.0\text{ }\mu\text{m}$ のSiドープIn0.5 (Ga0.3Al0.7) 0.5 Pクラッド層103 ($n = 2 \sim 5 \times 10^{17}\text{ cm}^{-3}$)、MQW構造部104、層厚 $1.7\text{ }\mu\text{m}$ のZnドープIn0.5 (Ga0.3Al0.7) 0.5 Pクラッド層 (p = $1.0 \times 10^{18}\text{ cm}^{-3}$) 105、層厚 6 nm のZnドープIn0.5 Ga0.5 P通電容易層106、層厚 $5\text{ }\mu\text{m}$ のSiドープGaAsキャップ層107を順次形成する。

【0006】ここで、MQW構造部104は、例えば、層厚 50 nm のIn0.5 (Ga0.5Al0.5) 0.5 P光ガイド層と、厚さ 6 nm のIn0.5 Ga0.5 P井戸層と層厚 4 nm のIn0.5 (Ga0.5Al0.5) 0.5 P障壁層とを交互に積層してなるMQW活性層と、層厚 50 nm のIn0.5 (Ga0.5Al0.5) 0.5 Pクラッド層105のリッジストライプ上部には、Zn拡散領域110を開口部とするp型In0.5 Ga

4

0.5 P光ガイド層とを積層した構造を有する。

【0007】次に、半導体レーザの共振器端面に平行に例えば端面から $20\text{ }\mu\text{m}$ の開口部を持つようにストライプ状のSiO2層108を例えば層厚 200 nm となるように堆積し、このストライプ状のSiO2層108をマスクとして、ウエットエッティングにより、SiドープGaAsキャップ層107及びZnドープIn0.5 Ga0.5 P通電容易層106をエッティングする。

【0008】次に、図9 (b) に示すように、Zn拡散領域110を形成する。具体的には、高濃度にZnがドーピングされたGaAs109をSiO2層108の開口部に選択的に成長し、その成長温度に保ったまま、AsH3雰囲気+DMZn (ジメチル亜鉛) の空流し状態にてアニールを約30分間施す。このアニールにより、開口部のMQW層にZnが拡散して、Zn拡散領域110が形成され、この領域のバンドギャップが増大して窓構造を形成することができる。

【0009】続いて図9 (c) に示したように、p型GaAs109をエッティングにより除去し、SiO2層108の開口部にZnドープIn0.5 (Ga0.3As0.7) 0.5 Pクラッド層105のZn拡散領域を110を露出させる。

【0010】この後、図9 (d) に示したようにSiO2層108を取り除き、SiドープGaAs107を露出させた後、共振器となるリッジストライプ形成すべくストライプ状SiO2層111を端面に対して直交するように形成する。SiO2層111の寸法は、例えば幅 $4.5\text{ }\mu\text{m}$ で厚さ 200 nm とすることができる。

【0011】次に、図10 (a) に示したように、ストライプ状のSiO2層111をマスクにしてSiドープGaAs107とZnドープIn0.5 (Ga0.3Al0.7) 0.5 P層106をエッティング除去して取り除く。

【0012】さらに、図10 (b) に示したように、ストライプ状SiO2層111をマスクにして、p型In0.5 (Ga0.3Al0.7) 0.5 Pクラッド層105をリッジストライプ状に形成する。リッジの寸法は、例えば、幅約 $5\text{ }\mu\text{m}$ 、厚さ $1.7\text{ }\mu\text{m}$ 、リッジ両サイドの厚さ $0.25\text{ }\mu\text{m}$ 程度とすることができる。

【0013】次に、図10 (c) に示したようにSiドープGaAs電流ブロック層112を約 $1\text{ }\mu\text{m}$ 上記リッジの側面に選択成長させる。

【0014】そして、図10 (d) に示したように、ストライプ状のSiO2層111をエッティングにより取り除き、図11 (a) に示したようにSiドープGaAs107をエッティングにより取り除くことにより、p型In0.5 (Ga0.3Al0.7) 0.5 Pクラッド層105のリッジストライプ上部には、Zn拡散領域110を開口部とするp型In0.5 Ga

(4)

5

0. 5 P通電容易層106が露出した形となる。

【0015】この後、図11 (b) に示したようにp型GaAsコンタクト層($n = 2 \times 10^{18} \text{ cm}^{-3}$)113を3μm程度形成し、p側電極114としてAuZn/Auをn側電極115としてAuGe/Auをそれぞれ形成する。

【0016】図11 (c) は、このようにして作成した半導体レーザの斜視図である。レーザの光出力端面にはZn拡散による窓領域110が形成され、この直上では、p型In0.5Ga0.5P通電容易層106を介さず、ZnドープIn0.5(Ga0.3Al0.7)0.5Pクラッド層105とp型GaAsコンタクト層113が接している。このため、この部分では両層のバンドギャップ差が大きいためヘテロ障壁により電流が抑制される。

【0017】これに対して、Zn拡散領域110以外のリッジストライプ上には、ZnドープIn0.5(Ga0.3Al0.7)0.5Pクラッド層105とp型GaAsコンタクト層113の間に中間バンドギャップエネルギーを持つp型In0.5Ga0.5P通電容易層106が存在することにより、電流が容易に流れる構造になる。このようにして、光出射端面には、Zn拡散による窓構造が形成される。

【0018】

【発明が解決しようとする課題】しかし、上述した半導体レーザにおいては、Zn拡散工程において窓領域以外の活性層にもZnが拡散し、特性が劣化すという問題があった。すなわち、このように作成された端面非注入構造の赤色半導体レーザでは、図9 (b) に表したようにp+ GaN層109をSiO2層108の開口部に選択的に成長し、活性層領域に選択的にZn拡散させてMQW層を混晶化してバンドギャップを増大して窓構造を形成する。しかし、p型GaAs層109の成長とZn拡散のためのアニールの際に、高温に保持する結果として、ZnドープIn0.5(Ga0.3Al0.7)0.5Pクラッド層105に含有されるZnが、MQW活性層104中に拡散する。このため、レーザ発振時のしきい値電流の増大、波長の短波長化、動作電流の増大などの問題が起こっていた。

【0019】本発明は、かかる課題の認識に基づいてなされたものであり、その目的は、p型クラッド層から活性層へのZn拡散を抑制し、さらに確実な端面非注入効果も得られる窓構造の半導体レーザ及びその製造方法を提供するものである。

【0020】

【課題を解決するための手段】窓構造の半導体レーザを作成するにあたっては、Zn拡散により半導体レーザの端面出射領域の活性層を無秩序化し平均のバンドギャップを大きくさせることによって窓領域を形成する。このZn拡散は、高濃度p型GaAs層を成長させアニール

6

することにより行う。本発明では、Znを含有したp型GaAs層の上にSiを含むn型の層を成長することで、n型層のZnの「ブロック効果」により、低温でも活性層端面領域へのZn拡散を効果的に行なうことができる。その結果として、DH (double-hetero) 構造においてp型クラッド層から活性層への無用なZn拡散を抑制できる。また、窓構造を形成する場合には複数の工程を必要とするが、成長する工程と成長層をエッチング除去する工程を一つの装置で行うことも可能である。

【0021】さらに、Zn拡散のために形成するp型GaAs層とSiドープGaAs層をそのまま残して半導体レーザを完成させると、端面において逆方向のpn接合が形成され、極めて効果的な電流非注入構造を容易に実現することができる。

【0022】すなわち、本発明の半導体レーザは、端面からレーザ光を放出する半導体レーザであって、前記端面の前記レーザ光を放出する部分に第1導電型の不純物が選択的に導入されてなる窓領域と、前記窓領域に隣接して前記端面付近のみに選択的に設けられ前記第1導電型の不純物を含有する第1の半導体層と、前記第1の半導体層に隣接して前記窓領域とは反対側において前記端面付近のみに選択的に設けられ第2導電型の不純物を含有する第2の半導体層と、を備えたことを特徴とする。

【0023】上記構成によれば、窓領域へのZnの拡散を低温で行い、且つ端面付近において逆接合を形成することにより確実な電流非注入効果も得ることができる。

【0024】または、本発明の半導体レーザは、端面のレーザ光を放出する部分に第1導電型の不純物が選択的に導入されてなる窓領域を備えた半導体レーザであって、活性層を含んだ積層構造体の端面となるべき部分の上に、前記第1導電型の不純物を含有する第1の半導体層を選択的に積層させ、前記第1の半導体層の上に第2導電型の不純物を含有する第2の半導体層を選択的に積層させ、前記第1の半導体層から前記第1導電型の不純物を前記端面付近の前記活性層の周囲に導入することによって前記窓領域を形成したことを特徴とする。

【0025】上記構成によても、窓領域へのZnの拡散を低温で行い、且つ端面付近において逆接合を形成することにより確実な電流非注入効果も得ることができる。

【0026】または、本発明の半導体レーザは、基板と、前記基板上に設けられた第2導電型のクラッド層と、前記第2導電型のクラッド層の上に設けられた活性層と、前記活性層の上に設けられた第1導電型のクラッド層と、端面の近傍のみにおいて前記第1導電型のクラッド層の上に選択的に設けられ第1導電型の不純物を含有する第1の半導体層と、前記第1の半導体層の上に選択的に設けられ第2導電型の不純物を含有する第2の半導体層と、前記第1の半導体層から前記第1導電型の不純物を前記端面付近の前記活性層の周囲に拡散させるこ

(5)

7

とによって形成した窓領域と、を備えたことを特徴とする。

【0027】上記構成によても、窓領域へのZnの拡散を低温で行い、且つ端面付近において逆接合を形成することにより確実な電流非注入効果も得ることができる。

【0028】ここで、これらの半導体レーザにおいて、前記第1導電型の不純物は、Zn(亜鉛)、Be(ベリリウム)、Mg(マグネシウム)、Cd(カドミウム)及びHg(水銀)の少なくともいずれかを含み、前記第2導電型の不純物は、Si(シリコン)、Sn(すず)、C(炭素)、Ge(ゲルマニウム)及びTe(テルル)の少なくともいずれかを含むものとすれば、窓領域の形成と、「ブロック効果」とを確実に実現することができる。

【0029】また、前記活性層は、MQW構造のようなInGaAlP系化合物半導体からなる積層構造を有し、前記第1の半導体層と前記第2の半導体層は、GaAs、InGaAlP、AlGaAs、InGaAs、ZnSSe、ZnSe及びZnSよりなる群から選択されたいずれかからなるものとすれば、可視光領域の高出力型且つ高性能の半導体レーザを実現することができる。

【0030】一方、本発明の半導体レーザの製造方法は、活性層を含む端面に選択的に不純物を導入し、前記活性層の端面における平均的なバンドギャップエネルギーが端面を除く活性層の平均的なバンドギャップエネルギーより大きくされてなる窓領域を有する半導体レーザ装置の製造方法であって、p型クラッド層と活性層とn型クラッド層とからなる積層体を第1の成長温度において成長する工程と、第1導電型の不純物を含有する第1の半導体層と、第2導電型の不純物を含有する第2の半導体層とを第2の成長温度において堆積する工程と、第3の温度においてアニール処理することにより前記第1の半導体層に含有される前記第1導電型の不純物を前記活性層付近に拡散させて前記窓領域を形成する工程と、を備えたことを特徴とする。

【0031】上記構成によれば、窓領域へのZnの拡散を低温で行い、且つ端面付近において逆接合を形成することにより確実な電流非注入効果も得可能である。

【0032】ここで、前記第2の成長温度は、前記第1の成長温度よりも低いものとしても、窓領域の形成は確実に行い且つp型クラッド層から活性層への不純物の拡散を防ぐことができる。

【0033】また、前記第3の温度は、前記第2の成長温度と同一またはそれより低いものとすれば、窓領域の形成は確実に行いつつp型クラッド層から活性層への不純物の拡散を効果的に防ぐことができる。

【0034】また、前記窓領域を形成する前記工程の後

8

に、前記第1の半導体層と前記第2の半導体層を除去する工程をさらに備えた場合には、従来の方法と同様の窓構造型半導体レーザを形成することができる。

【0035】また、前記第1導電型の不純物は、Zn(亜鉛)、Be(ベリリウム)、Mg(マグネシウム)、Cd(カドミウム)及びHg(水銀)の少なくともいずれかを含み、前記第2導電型の不純物は、Si(シリコン)、Sn(すず)、C(炭素)、Ge(ゲルマニウム)及びTe(テルル)の少なくともいずれかを含むものとすれば、窓領域の形成と、「ブロック効果」とを確実に実現することができる。

【0036】また、前記活性層は、MQW構造のようなInGaAlP系化合物半導体からなる積層構造を有し、前記第1の半導体層と前記第2の半導体層は、GaAs、InGaAlP、AlGaAs、InGaAs、ZnSSe、ZnSe及びZnSよりなる群から選択されたいずれかからなるものとすれば、可視光領域の高出力型且つ高性能の半導体レーザを実現することができる。

【0037】

【発明の実施の形態】以下、図面を参照しつつ本発明の実施の形態について説明する。

【0038】(第1の実施の形態)まず、本発明の第1の実施の形態について説明する。本実施形態においては、Siをドープした半導体層を積層することにより、従来よりも低温でZnを拡散させ、活性層へのZnの進入を防ぐことができる。

【0039】図1乃至図3は、本実施形態にかかる窓構造の半導体レーザの製造方法を表す要部工程斜視図である。これらの斜視図は、図9(a)乃至図11(c)に表した斜視図に概ね対応するものである。

【0040】本実施形態の要点について、まず説明する以下のことである。

【0041】本実施形態のひとつの特徴点は、図1(b)に表されている。すなわち、本実施形態においては、Znを拡散させるためのZnドープGaAs層9の上に、SiをドープしたGaAs層20を積層させる。そして、この状態でアニールすることによってZnを拡散させて窓領域10を形成する。

【0042】本発明者は、独自の試作検討の結果、このようにZnドープGaAs層9の上にSiをドープしたGaAs層20を積層させると、ZnドープGaAs層9から下方に向かうZnの拡散が促進されるという現象を見いだした。つまり、SiドープGaAs層20を積層させることによって、Znの下方向への拡散を顕著に生じさせ、従来よりも低温で窓領域10を形成することができる。その結果として、p型クラッド層5から活性層4へのZnの進入を解消し、特性の劣化を防ぐことができる。

【0043】図4は、本発明のZn拡散方法と従来の方

(6)

9

法とを比較したグラフ図である。すなわち、同図の横軸は拡散温度であり、縦軸はZnの拡散量を表す。Znを拡散源と考えた場合、ZnドープGaAs層のみを用いてアニールをするような従来技術に比べて、ZnドープGaAs層の上にSiドープGaAs層を積層させてアニールする本発明によれば、Znの拡散が促進され、従来よりも低い温度で所定の拡散量を得ることができる。

【0044】このようにZnの拡散が促進されるひとつの理由は、SiドープGaAs層20を積層させることによって、Znの上方への拡散をブロックすることができる点にあると考えられる（ブロック効果）。すなわち、SiドープGaAs層20を積層させずに表面を露出させた状態でアニールを施すと、ZnドープGaAs層9に含まれるZnは、下方に向かって拡散をすると同時に、表面においても蒸発し消失する。Znの平衡蒸気圧は710°Cにおいて約10² Torrと極めて高いため、GaAs層9の表面における昇華が激しく生ずる。その結果として、GaAs層9のZn濃度が低下し、下方への拡散速度も低下する。

【0045】これに対して、本実施形態においては、SiドープGaAs層20を積層させることにより、Znの上方への拡散を効果的にブロックすることができる。これは、不純物であるZnとSiとは、GaAs中においていずれもIII族サイトを占めるからであると考えられる。つまり、GaAs層9に含有されるZnは、上方に隣接するGaAs層20のIII族サイトがSiによって占められているために、拡散することができず、ブロックされる。その結果として、Zn濃度の低下は起こらず、下方向へのZn拡散を従来よりも顕著に生じさせることができる。

【0046】これに加えて、SiドープGaAs層20を積層させることにより、Znを下方に押し出す効果も得られると推測される（押し出し効果）。すなわち、SiドープGaAs層20を積層させた状態でアニールを施すと、GaAs層20に含まれるSiが下側に隣接するZnドープGaAs層9に拡散進入しようとする。すると、Siと同一のIII族サイトを占めるZnは、Siに押される状態となり、下方への拡散が促進される。

【0047】本発明者の実験によれば、SiドープGaAs層20のSiの濃度が10¹⁶ cm⁻³程度あるいはそれよりも低い場合においても、上述したような「ブロック効果」や「押し出し効果」がみられた。

【0048】また、本発明者の検討の結果、Si以外にも、III族サイトを占めるドーパントとしてSn（すず）、C（炭素）、Ge（ゲルマニウム）、Te（テルル）のいずれか、またはこれらを組み合わせて用いても同様の効果が得られることがわかった。一方、窓領域10を形成するために拡散させる不純物としては、Znの他にもBe（ベリリウム）、Mg（マグネシウム）、Cd（カドミウム）、Hg（水銀）のいずれか、またはこ

10

れらを組み合わせて用いることができ、いずれの場合にも、本発明における「ブロック効果」及び「押し出し効果」を得ることができる。

【0049】また、ZnドープGaAs層9とSiドープGaAs層20は、必ずしも単結晶である必要はなく、多結晶や非晶質状であっても良い。また、そのマトリクス材料も、GaAsには限定されず、III-V族化合物半導体を始めとする各種の材料を用いることが可能である。

【0050】特に、InGaAlP、AlGaAs、ZnSSe、またはZnSeを用いると、GaAsとほぼ格子整合するという点で有利である。また、これら以外にも、InGaAs、InAlGaAsあるいはZnSを用いた場合も、GaAsと格子定数のずれが小さくなる条件を選択すれば良好な結果が得られる。

【0051】以上説明したように、本発明によれば、SiなどをドープしたGaAs層20を積層させることにより、「ブロック効果」と「押し出し効果」が生じて、Znの下方への拡散を促進させることができる。本発明

者実験によれば、同一の窓構造を形成するに際して、例えば、従来は710°Cでのアニールが必要であったものが、本発明によれば、650°Cでのアニールで形成することができる。その結果として、pクラッド層5から活性層領域4へのZnの拡散進入を大幅に低減することができる。

【0052】以下、図1乃至図3を参照しつつ、本実施形態にかかる製造方法の具体例について説明する。

【0053】まず、図1(a)に示すように、有機金属気相成長(MOCVD)法により、例えば成長温度710°Cでn型GaAs基板1上に例えばSiをドーピングしたSiドープGaAsバッファ層2、層厚1.7μmのSiドープIn0.5(Ga0.3Al0.7)0.5Pクラッド層3、活性層領域4、層厚1.7μmのZnドープIn0.5(Ga0.3Al0.7)0.5Pクラッド層5、層厚50nmのZnドープIn0.5Ga0.5P通電容易層6、厚さ0.5μmのp型GaAsキャップ層7を形成する。

【0054】ここで、活性層領域4は、例えば50nmのIn0.5(Ga0.5Al0.5)5P光ガイド層と、厚さ6nmのIn0.5Ga0.5P井戸層と厚さ4nmのIn0.5(Ga0.5As0.5)0.5P障壁層を交互に積層してなるMQW活性層と、層厚50nmのIn0.5(Ga0.5Al0.5)0.5P第2光ガイド層とかなるものとすることができる。

【0055】さらに、半導体レーザの共振器端面に平行に例えば端面から20μmの開口部を持つようにストライプ状のSiO₂膜8を例えば層厚200nmとなるように堆積する。そして、このストライプ状のSiO₂膜

(7)

11

8をマスクとして、例えば硫酸系エッチャントでウエットエッチングにより、p型GaAsキャップ層7をエッチングする。さらに、Br(プロム)系エッチエントにて層厚50nmのZnドープIn0.5Ga0.5P通電容易層6を選択的に除去する。

【0056】次に、図1(b)に示すように、例えばMOCVD法により、前記MOCVD成長したウエーハに、Znを $5 \times 10^{19} \text{ cm}^{-3}$ 以上ドーピングしたp型GaAs層9とSiを $5 \times 10^{18} \text{ cm}^{-3}$ 以上ドーピングしたn型GaAs層20を選択成長する。この時、前記MOCVD成長した温度より低い温度、例えばTg2 = 650°Cにて連続してSiO2マスク8のストライプ状開口部に選択成長させる。

【0057】その後、成長温度と同じアニール温度にてZnをp型GaAs層9から前記活性層領域4に拡散させ、混晶化させる。混晶化した活性層領域4は、混晶化していない活性層領域よりも平均のバンドギャップが大きくなるために、レーザ光に対して吸収率が低下した窓領域となる。この場合、従来の方法ではp型GaAs層9のみを成長し、アニールしZnを活性層領域に拡散する場合温度が成長温度と同程度に高くないと、Zn拡散が十分発生しにくかった。ところが、温度が高いと、ZnドープIn0.5(Ga0.3Al0.7)0.5Pクラッド層(p = 1.0 × 10¹⁸ cm⁻³)5からZnがMQW活性層4に拡散してしまい、しきい値電流を上昇させる等の問題が発生する。

【0058】本発明においては、SiドープGaAs層20をZnドープGaAs層9の上に積層させることによって、Znの上方への拡散に対する「ブロック効果」と下方への拡散を促進させる「押し出し効果」とが得られる。したがって、従来よりも低温のアニールでp型GaAs層9のZnを拡散させて窓領域10を形成でき、Pクラッド層5から活性層4へのZnの拡散は大幅に抑制することができる。

【0059】続いて、図1(c)に示すように、p型GaAs層9とn型GaAs層20をエッチングにより除去し、ZnドープIn0.5(Ga0.3Al0.7)0.5Pクラッド層5のZn拡散領域10を露出させる。

【0060】次に、図1(d)に示したように、SiO2マスク8を取り除き、p型GaAs層7を露出させた後、共振器となるリッジストライプを形成すべく例えば、幅4.5μmで厚さ200nmのストライプ状SiO2層11をSiドープGaAs層のストライプ状の開口部に対して直交するように形成する。そして、このSiO2層11をマスクとして、GaAs層7とZnドープIn0.5Ga0.5P通電容易層8をエッチングして取り除く。

【0061】次に、図2(a)に示すように、ストライプ状SiO2層11をマスクにして、ZnドープIn

(7)

12

0.5(Ga0.3Al0.7)0.5Pクラッド層5をリッジストライプ状にエッチングする。その寸法は、例えば、リッジ幅5μm、リッジの厚さ1.7μm、リッジ両サイドの厚さ0.25μmとすることができる。

【0062】次に、図2(b)に示すように、n型GaAs(n = 2 × 10¹⁸ cm⁻³)電流ブロック層12を上記リッジの側面に約1μmの層厚に選択成長させる。

【0063】次に、図2(c)に示したようにストライプ状のSiO2層11をエッチングにより取り除き、さらに、SiドープGaAs7をエッチングにより取り除くことにより、図2(d)に示したように、Pクラッド層5のリッジストライプ上には、Zn拡散領域10を開口部とするp型In0.5Ga0.5P通電容易層6が露出した状態となる。

【0064】この後、図3(a)に示したようにp型GaAsコンタクト層(n = 2 × 10¹⁸ cm⁻³)13を3μm形成し、p側電極14としてAuZn/Au、n側電極15としてAuGe/Auをそれぞれ形成する。

【0065】以上説明したようにして作成した半導体レーザは、図3(b)に示したように、レーザの光出射端面にはZn拡散による窓領域10が形成されており、この直上では、p型In0.5Ga0.5P通電容易層6がなくPクラッド層5とZnドープGaAsコンタクト層13が接している。このため、この部分では両層のバンドギャップ差が大きいため価電子帯のヘテロ障壁により電流が抑制される。これに対して、Zn拡散領域10以外のリッジストライプ上には、Pクラッド層5とZnドープGaAsコンタクト層13との間に中間バンドギャップエネルギーを持つp型In0.5Ga0.5P通電容易層6が存在することにより、電流が容易に流れる構造になる。このようにして、光出射端面には、Znの拡散による窓構造が形成され、しかも、この窓領域には電流が流れにくい端面非注入型の窓構造が得られる。

【0066】さらに、本実施形態によれば、従来よりも低温でZnを拡散させて窓領域10を形成したため、クラッド層5から活性層領域4へのZnの拡散を大幅に抑制することができる。

【0067】図5は、本発明の半導体レーザと従来の方法による半導体レーザについて活性層領域付近のZnの濃度を測定した結果を表すグラフ図である。同図からわかるように、従来の方法による半導体レーザの場合には、p型クラッド層から活性層領域へZnが拡散しているのに対して、本発明による半導体レーザの場合は、活性層領域4へのZnの浸みだしは、殆どない。

【0068】その結果として、本発明によれば、従来のレーザにおいて問題となっていたI_{th}やI_{op}の増

(8)

13

大、波長の短波長化、ライフの短寿命化、CODの低下などを解消することが可能となる。

【0069】本発明により得られた端面非注入型窓構造半導体レーザは、共振器長800μm、ストライプ幅5μm、前面反射率10%、裏面反射率90%にて、発振波長は設計値通りの680nmで発振し、250mWまでCODの発生のないことが確認された。

【0070】また、比較例として、従来の方法に従い、*

発振しきい値	本発明	比較例
動作電流 (870°C, 50mW)	40mA以下	50mA
最大出力	180mA	200mA
	250mW	200mW

以上の結果から本発明の半導体レーザは、従来のものと比較して、しきい値、動作電流が低く、且つ最大出力も改善されていることがわかる。

【0073】なお、本実施例ではSiO₂マスク8の開口部にZnを2×10¹⁸cm⁻³以上ドーピングしたp型GaAs層9を選択成長し、その後アニール処理を加えて、Znをp型GaAs層9からn型クラッド層3の途中まで拡散させて、Zn拡散領域10を形成した後に、SiO₂層11の開口部分のp型通電容易層6をエッティングしたが、この順序は逆であっても差し支えない。

【0074】また、本実施形態においては、MOCVD成長する工程、SiO₂を形成しパターニングする工程、拡散領域に選択的に拡散源を設けて成長する工程、拡散源を選択的に除去する工程、SiO₂パターンを取り除く工程を全く別々の製造設備によって実施しても良い。

【0075】しかし、これらのうちで、p型GaAs層9を成長し、その上にn型GaAs層20を連続的に成長したあとアニールし、これらの成長層9、20をエッティングにより除去する一連の工程は、同じMOCVD装置において結晶成長ガスやエッティングガス種を適宜切り替えることで、実施可能となる。この際に、エッティングガスとしては、BCl₃やCl₂を始めとする各種のガスを用いることができる。

【0076】したがって、MOCVD装置に成長だけでなく、エッティング機能をもたせて、同一または連結したチャンバ内で連続して工程を実施することも可能となる。

【0077】(第2の実施の形態) 次に、本発明の第2の実施の形態について説明する。本実施形態においては、Znを拡散させるためのZnドープGaAs層と、その上に積層させるSiをドープした半導体層とを除去せずに、そのまま残して半導体レーザを形成する。このようにすれば、Siの「ブロック効果」及び「押し出し効果」を得られると同時に、窓領域の上部に逆接合が形成され、非注入効果を容易且つ確実に得ることができる。

14

* SiドープGaAs層20を設けずに同様の構造の半導体レーザを形成したところ、得られたレーザの発振波長は、設計値に対して8～5nm程度短波長側にずれた。これは、窓領域の形成に際して活性層にZnが拡散したためであると考えられる。

【0071】以下に、本発明の半導体レーザと比較例の半導体レーザについて得られた評価結果をまとめる。

【0072】

本発明	比較例
40mA以下	50mA
動作電流 (870°C, 50mW)	180mA
最大出力	200mA

【0078】図6乃至図8は、本実施形態にかかる窓構造の半導体レーザの製造方法を表す要部工程斜視図である。これらの斜視図は、図1(a)乃至図3(b)に表した斜視図にそれぞれ対応するものであり、同一の部分には同一の符号を付して詳細な説明は省略する。

【0079】前述した第1実施形態との主な相違点について説明すると、本実施形態においては、まず、図6

(b)に表したように、ZnドープGaAs層9の層厚をやや薄くすることが望ましい。GaAs層9を厚く成長させると、SiO₂マスク8の上部に張り出して成長し、いわゆる「オーバーハング」が形成され、後の工程(図8(a))におけるp型GaAsコンタクト層13の埋め込み成長が難しくなるからである。従って、図6(b)に表したように、GaAs層9の上面がマスク8の上面と同一レベルとなるように成長させても良く、または、SiドープGaAs層20の上面がマスク8の上面と同一レベルとなるように薄く成長させても良い。

【0080】図6(b)に表したようにZnドープGaAs層9とSiドープGaAs層20を成長させ、アニールして窓領域10を形成した後に、これらの層9、20をエッティング除去せずに工程を進める。すなわち、図6(d)に表したようにストライプ状のSiO₂層11をマスクとして、SiドープGaAs層20とZnドープGaAs層9もストライプ状にエッティングする。

【0081】そして、図7(a)～(d)に表したように、リッジストライプを形成し、n型GaAs電流プロック層12を成長させ、SiO₂層11を除去する。

【0082】さらに、図8(a)に表したように、n型GaAs電流プロック層12を成長させ、p側電極14とn側電極15を形成して半導体レーザが完成する。

【0083】以上説明したように、本実施形態においても、ZnドープGaAs層9の上にSiドープGaAs層20を積層させることによって、「ブロック効果」と「押し出し効果」が得られ、低温でZnを拡散させて活性層へのZnの進入による特性の劣化を防ぐことができる。

【0084】さらに、本実施形態によれば、図8(b)に表したように、レーザの端面において窓領域10が形

(9)

15

成され、その上方においては、Znドープp型GaAs層9とSiドープn型GaAs層20とが積層されてレーザの動作バイアス方向に対して逆方向のpn接合を形成している。従って、端面近傍の領域への電流の注入を極めて効果的に抑制することができる。

【0085】本発明者の試作の結果によれば、第1実施形態と同一の設計パラメータを用いた場合に本実施形態の半導体レーザは、設計値通りの発振波長が得られ、波長685nmにおける発振しきい値は約36mA、70°C50mWでの動作電流は170mA、最大出力は280mWであり、第1実施形態のレーザと比較してもさらに、高効率且つ高出力の発振特性が得られた。また、レーザの動作限界である280mWに至るまでCODの発生は認められなかった。

【0086】以上、具体例を参照しつつ本発明の実施の形態について説明した。しかし、本発明はこれらの具体例に限定されるものではない。

【0087】例えば、以上説明した具体例においては、活性領域4は、MQW活性層と光ガイド層により形成したが、MQW活性層ではなく単層の活性層でもよい。また、ガイド層は無くても良い。その材料についても、無論、クラッド層よりもバンドギャップエネルギーが小さい半導体層であればいずれの材料を用いても良い。

【0088】また、各具体例として挙げた各層の組成、キャリア濃度、ドーパント、層厚、成長温度などの構造パラメータ及びプロセスパラメータは、あくまでも一例に過ぎず、発振波長や、導波路内での光の伝播の仕方の違いにより、適時最適化することができる。

【0089】

【発明の効果】本発明は、以上説明した形態で実施され、以下に説明する効果を奏する。

【0090】まず、本発明によれば、窓構造を形成するための不純物を含有した半導体層の上にSiなどをドープした半導体層を積層することにより、「ブロック効果」と「押し出し効果」とを利用して、不純物の拡散を促進させることができる。その結果として、従来よりも低温で窓領域を形成することが可能となり、p型クラッド層から活性層への不純物の拡散・侵入を防ぐことができる。従来技術では、p型クラッド層からのZn拡散が抑制できず、発振しきい値I_{th}、動作電流I_{op}の増大、波長の短波長化、ライフの短寿命化、CODの低下を招いていたのに対して、本発明によれば、I_{th}、I_{op}も十分小さく、波長も変化せず、ライフも問題なく、CODも低下しない。

【0091】また、本発明によれば、窓領域を形成するための不純物を含有する半導体層とその上に積層させたSiなどをドープした半導体層とをそのまま残して半導体レーザを形成することにより、上述した効果に加えて、確実な電流非注入効果も得ることができる。その結

16

果として、CODの発生を大幅に抑制した高出力高性能の半導体レーザを実現することができる。

【0092】以上詳述したように、本発明によれば、簡単な構成で、高出力、高性能、高信頼性を併せもつ可視光半導体レーザなどを実現し、光記録システムなどの各種の応用分野に対する貢献も大であり産業上のメリットは多大である。

【図面の簡単な説明】

【図1】本発明の第1の実施形態にかかる窓構造の半導体レーザの製造方法を表す要部工程斜視図である。

【図2】本発明の第1の実施形態にかかる窓構造の半導体レーザの製造方法を表す要部工程斜視図である。

【図3】本発明の第1の実施形態にかかる窓構造の半導体レーザの製造方法を表す要部工程斜視図である。

【図4】本発明のZn拡散方法と従来の方法とを比較したグラフ図である。

【図5】本発明の半導体レーザと従来の方法による半導体レーザについて活性層領域付近のZnの濃度を測定した結果を表すグラフ図である。

【図6】本発明の第2の実施形態にかかる窓構造の半導体レーザの製造方法を表す要部工程斜視図である。

【図7】本発明の第2の実施形態にかかる窓構造の半導体レーザの製造方法を表す要部工程斜視図である。

【図8】本発明の第2の実施形態にかかる窓構造の半導体レーザの製造方法を表す要部工程斜視図である。

【図9】従来の窓構造の半導体レーザの製造方法を表す要部工程斜視図である。

【図10】従来の窓構造の半導体レーザの製造方法を表す要部工程斜視図である。

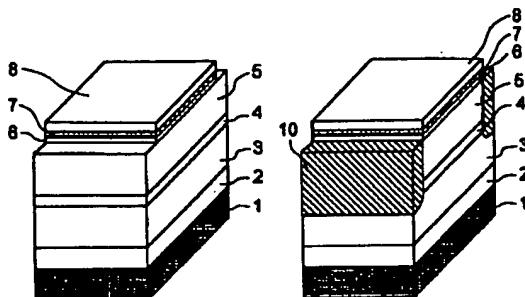
【図11】従来の窓構造の半導体レーザの製造方法を表す要部工程斜視図である。

【符号の説明】

- 1、101 基板
- 2、102 パッファ層
- 3、103 n型クラッド層
- 4、104 活性層領域
- 5、105 p型クラッド層
- 6、106 通電容易層
- 7、107 キャップ層
- 8、108 マスク
- 9、109 Zn含有層
- 10、110 窓領域
- 11、111 マスク
- 12、112 ブロック層
- 13、113 p型コンタクト層
- 14、114 p側電極
- 15、115 n側電極
- 20 Siドープ層

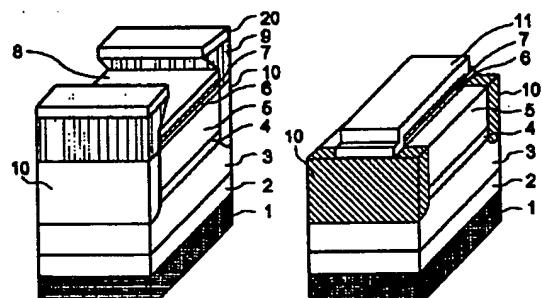
(10)

【図1】



(a)

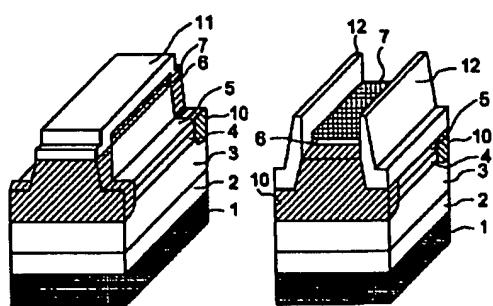
(c)



(b)

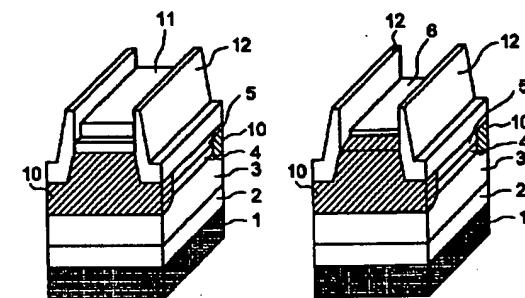
(d)

【図2】



(a)

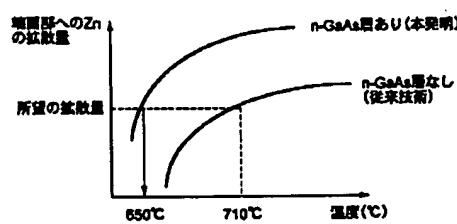
(c)



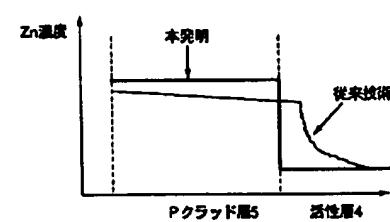
(b)

(d)

【図4】

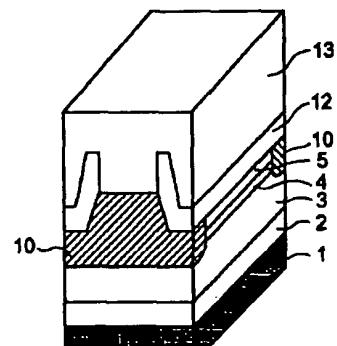


【図5】

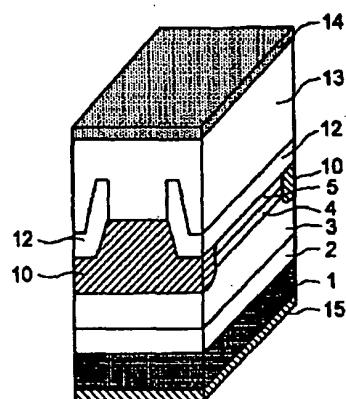


(11)

【図3】

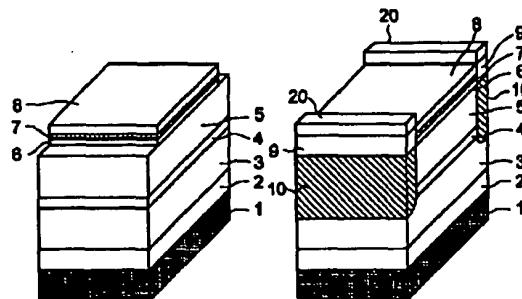


(a)

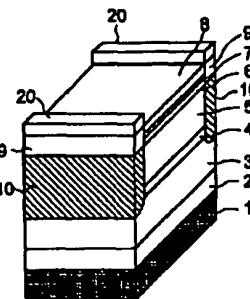


(b)

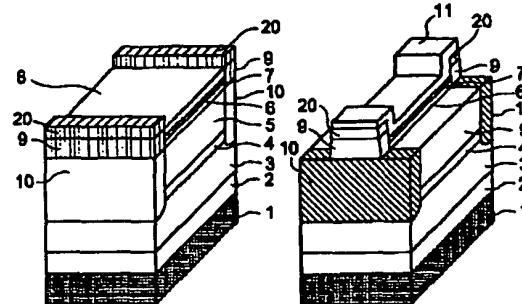
【図6】



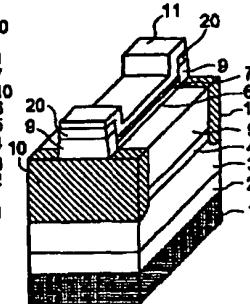
(a)



(c)

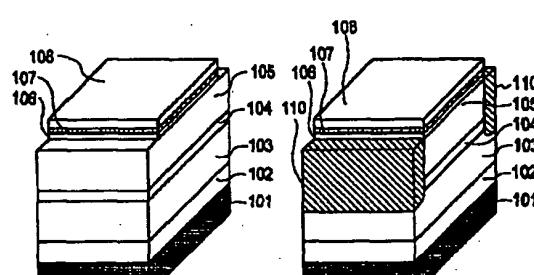


(b)

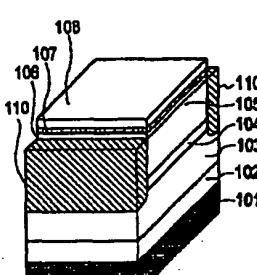


(d)

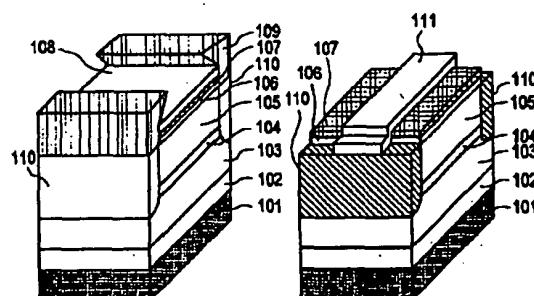
【図9】



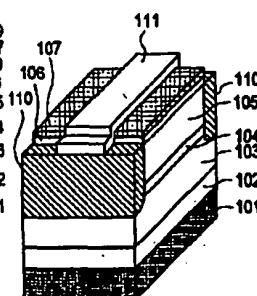
(a)



(c)



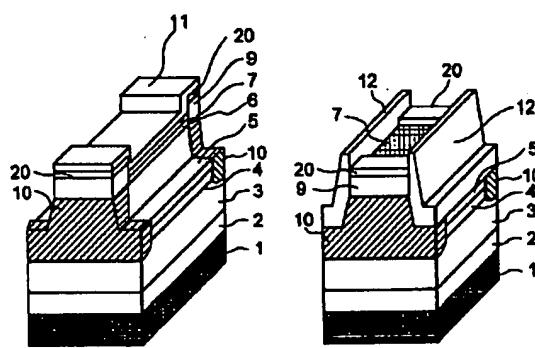
(b)



(d)

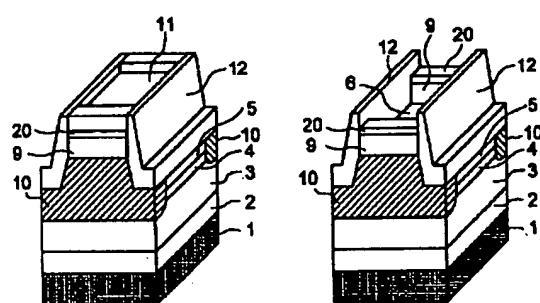
(12)

【図7】



(a)

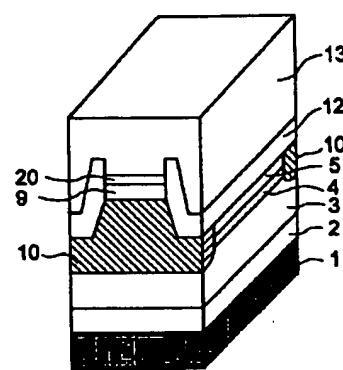
(c)



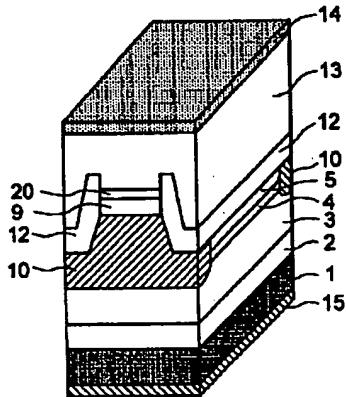
(b)

(d)

【図8】



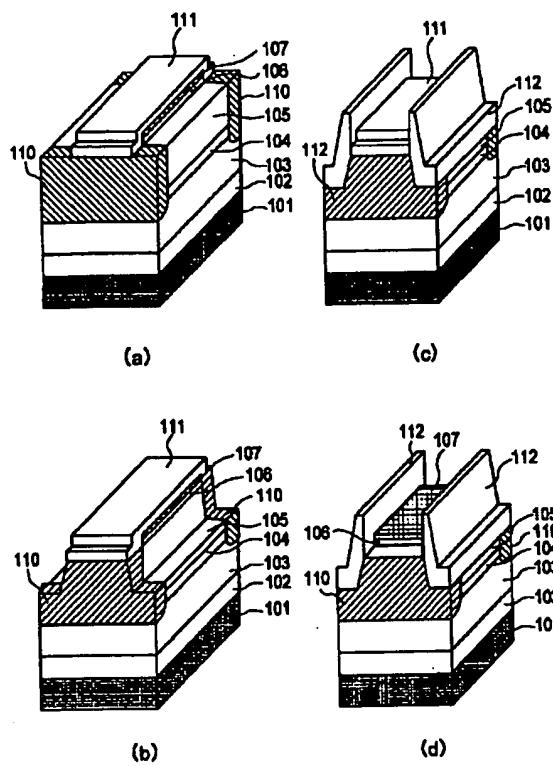
(a)



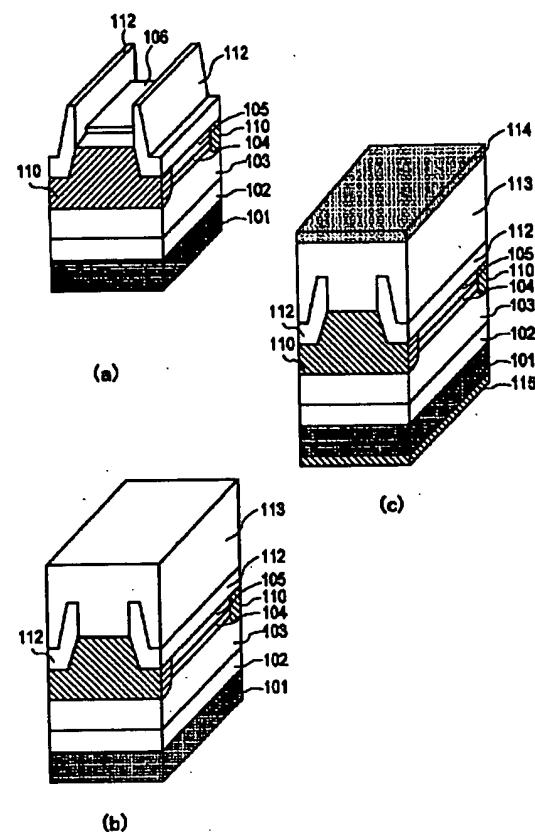
(b)

(13)

【図10】



【図11】



(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 2002204034 A

(43) Date of publication of application: 19.07.02

(51) Int. Cl

H01S 5/343

H01L 21/205

(21) Application number: 2001273071

(71) Applicant: SHARP CORP

(22) Date of filing: 10.09.01

(72) Inventor: OKUBO NOBUHIRO

(30) Priority: 31.10.00 JP 2000331623

(54) SEMICONDUCTOR LASER ELEMENT AND
MANUFACTURING METHOD THEREFOR

(57) Abstract:

PROBLEM TO BE SOLVED: To solve a problem that an active layer region near to an edge face of a laser resonator tends to generate COD and the maximum optical output at high output driving time is lowered, and a sufficient long term reliability cannot be obtained.

SOLUTION: The semiconductor laser element includes a quantum well active layer 103 including a well layer and a barrier layer laminated on a semiconductor substrate 101. A band gap of the quantum well active layer 103 in a region near to the edge face of the resonator is larger than a band gap of the quantum well active layer 103 in an inner region in the resonator. Both the well layer and the barrier layer in the active layer 103 include a II-group atom and the problem mentioned above is solved.

COPYRIGHT: (C)2002,JPO

